

Diseño de un píxel de alto rango dinámico con respuesta logarítmica



Francisco Chamorro Buiza

Departamento de Electrónica y Electromagnetismo

Grado en Física

Facultad de Física

Universidad de Sevilla

Tutor: Dr. Juan Antonio Leñero Bardallo

AGRADECIMIENTOS

Primero, quiero agradecer a mi tutor del Trabajo de Fin de Grado, Juan Antonio Leñero Bardallo, por su ayuda y apoyo en la realización de este proyecto incluso en situaciones en las que no tenía por qué hacerlo, por razones de carácter familiar.

Además, también quiero agradecer al Instituto de Microelectrónica de Sevilla, por darme acceso a la herramienta de software CADENCE, con la que realicé las simulaciones en este trabajo.

Por otro lado, a los profesores Antonio Ginés Arteaga y Ángel Rodríguez Vázquez, por la preparación tan necesaria que me dieron de este tipo de contenido en la asignatura de Circuitos Integrados del Grado en Física.

Finalmente, mi mayor agradecimiento va dirigido a mi familia, gracias a ellos y a su apoyo tan grande he logrado estar dónde estoy y he conseguido todo lo que he conseguido.

RESUMEN

En este Trabajo de Fin de Grado se realiza el estudio de un píxel de alto rango dinámico con respuesta logarítmica. Este tipo de píxeles permite la compresión logarítmica de un alto rango (6 décadas normalmente) de valores de iluminación. Además, este píxel no permitirá medir con precisión a que valor de tensión de salida corresponde cualquiera de esos valores de iluminación.

En primer lugar, se hace un estudio teórico tanto de su arquitectura como de su funcionamiento además de simulaciones de sus etapas por separado, para finalmente terminar viéndolo todo en su conjunto. Estas partes en las que se divide el circuito completo son el fotorreceptor logarítmico, el seguidor de tensión, el comparador y el Latch.

El fotorreceptor logarítmico genera una fotocorriente al ser sensible a la iluminación. Esta fotocorriente posee un alto rango dinámico que el fotorreceptor comprime logarítmicamente en una tensión cuyo rango de valores queda comprendido entre los raíles de polarización del circuito.

El seguidor de tensión es una etapa del circuito con la finalidad de separar la tensión de salida del fotorreceptor logarítmico de la carga donde se almacenará la tensión (a la entrada del comparador), para que la propia carga no afecte al funcionamiento del fotorreceptor y, por tanto, a la forma de su tensión de salida.

El comparador es un componente digital del circuito con el objetivo de avisar cuándo el valor de tensión de la capacidad sobrepase a la una tensión umbral que se tiene que definir. Para ello, puede generar solo dos posibles salidas, la máxima y la mínima de tensión posibles en el circuito. Cuando la tensión de la carga es menor que esa tensión umbral, la salida del comparador es la mínima. Pero cuando sí supera el umbral, la salida se hace máxima. El Latch es otro componente digital y, en función del valor de la salida del comparador y de otra entrada más (el reset), nos permite resetear el valor de la tensión en la carga a la entrada del comparador para empezar de nuevo el proceso si es necesario.

En definitiva, el píxel nos permite comprimir un alto rango dinámico mediante una respuesta logarítmica, con un tiempo de respuesta del orden de las decenas de μs y un consumo reducido de un orden de cientos de μA .

ÍNDICE

| | |
|---------------------------------------|----|
| Agradecimientos..... | 1 |
| Resumen | 3 |
| Capítulo 1 | 8 |
| Introducción | 8 |
| Capítulo 2 | 12 |
| Descripción y análisis del píxel..... | 12 |
| 2.1. Fotorreceptor logarítmico | 14 |
| 2.1.1. Descripción teórica | 14 |
| 2.1.2. Simulación y análisis..... | 16 |
| 2.2. Seguidor de tensión | 19 |
| 2.2.1. Descripción teórica | 19 |
| 2.2.2. Simulación y análisis..... | 21 |
| 2.3. Comparador | 24 |
| 2.3.1. Descripción teórica | 24 |
| 2.3.2. Simulación y análisis..... | 27 |
| 2.4. Latch | 30 |
| 2.4.1. Descripción teórica | 30 |
| 2.4.2. Simulación y análisis..... | 31 |
| 2.5. Píxel completo | 33 |
| 2.5.1. Descripción teórica | 33 |
| 2.5.2. Simulación y análisis..... | 34 |
| Capítulo 3 | 40 |
| Conclusiones | 40 |
| Bibliografía..... | 43 |

CAPÍTULO 1

INTRODUCCIÓN

Un píxel diseñado específicamente para comprimir un rango dinámico muy alto puede ser muy útil para sensores de iluminación. En concreto, para el píxel que se estudiará en este trabajo existe una relación logarítmica entre una señal de corriente entrada y una señal de voltaje de salida. Todo el rango dinámico de la señal de corriente de entrada es el ratio de los valores máximo y mínimo de la iluminación que el sensor del píxel puede detectar. Este tipo de sensor, el logarítmico, comprime, por tanto, el rango dinámico y, además, tiene una respuesta similar a la del ojo humano. Esto tienen como consecuencia que las imágenes producidas por estos píxeles sean atractivas o fáciles de interpretar para los humanos. Una perspectiva interesante sobre este tema se puede encontrar en la bibliografía Hoefflinger, B. et al. [1].

El objetivo de este trabajo es el estudio tanto de la arquitectura como del funcionamiento del píxel de alto rango dinámico con respuesta logarítmica, donde hay una primera parte en la que se encuentra el propio fotorreceptor que es un diodo; luego una parte amplificadora en la que el rango dinámico de la entrada se comprime de forma logarítmica; y otra parte más, en la que el sensor detecta los valores de tensión por encima de cierto valor umbral de forma automática. Esta parte tiene el objetivo de identificar qué valores de tensión corresponden a los valores de fotocorriente del gran rango de iluminación que el píxel pueda detectar.

Existen diferentes técnicas que permiten incrementar el rango dinámico del sistema, cada una con ciertas ventajas sobre las demás. Según el propósito de este trabajo, se pretende obtener un sistema con el rango dinámico más grande posible, con un bajo nivel de FPN, y con un consumo de mínima potencia, para que pueda competir con las características obtenidas para otros trabajos reportado.

Para obtener un sistema compatible con todas las características propuestas, debe discernir entre diferentes niveles de corrientes, en un rango muy amplio.

El gran tamaño de píxel desaparece rápidamente con el escalado tecnológico. La primera viable ADC de nivel de píxeles de tasa de Nyquist se denomina ADC multicanal bit-serial (MCBS). El ADC supera otras deficiencias de la técnica $\Sigma\Delta$ ADC antes mencionada.

La tasa de datos de salida se reduce al usar la tasa de conversión Nyquist en lugar de sobremuestreo. El rendimiento con poca luz se mejora al nivel del CMOS analógico y los sensores mediante el uso de integración directa en lugar de muestreo continuo. La no uniformidad se reduce significativamente distribuyendo globalmente las señales necesarias para operar los ADC y realizando el autocero local.

El retraso se elimina reiniciando los fotodetectores después de realizar la conversión A / D. El ADC tiene varias otras ventajas. Puede implementar fácilmente la cuantificación de tamaño de paso variable, por ejemplo, para la corrección gamma o compresión logarítmica. Los circuitos de nivel de píxel se pueden probar completamente aplicando señales eléctricas sin cualquier óptica o fuente de luz. La ventaja más importante de este ADC es la técnica: la capacidad de mejorar de manera programable el rango dinámico mediante muestreo múltiple.

Dado que las señales están disponibles para los ADC durante la integración, se pueden muestrear en cualquier momento y con la resolución deseada.

Luego, las muestras se pueden combinar para lograr una resolución de punto flotante y en lugar de usar el área de píxeles disponible solo para memoria, parte del área se puede usar para interpíxeles de procesamiento digital.

Dicha capacidad de procesamiento puede proporcionar ventajas significativas para la captura de imágenes y para implementar sensores computacionales verdaderamente programables. Este es especialmente el caso de las aplicaciones que requieren que el procesamiento se realice en las señales durante la integración, o que la operación de los fotodetectores se modifique durante la integración, por ejemplo, para adaptar la captura o el procesamiento de imágenes a diferentes ambientes.

Para otras aplicaciones, la única ventaja que vemos es entre píxeles, en comparación con el nivel de columna o chip de procesamiento, es reducir el consumo de energía.

También es interesante hablar del APS (active pixel sensor), debido a su similar estructura en fotodetección mediante diodos de semiconductor, y el uso de transistores

MOSFET como amplificadores. Existen diferentes tipos como el NMOS APS o el CMOS sensor, habitualmente usado en cámaras digitales. La ventaja principal que el píxel de respuesta logarítmica tiene es una amplificación mayor mediante la alta compresión de información sobre la iluminación en un rango de tensión respuesta pequeño.

CAPÍTULO 2

DESCRIPCIÓN Y ANÁLISIS

DEL PÍXEL

En el caso del píxel a estudiar, se dividirá en cuatro bloques o etapas para organizar mejor su estudio. Estas etapas se estudiarán en más detalle primero por separado, y luego en el píxel al completo.

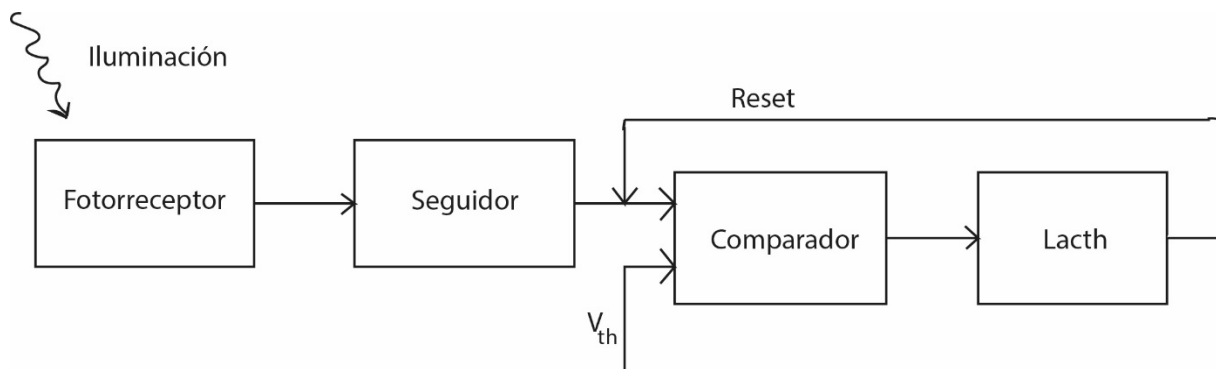


Figura 2.1: Esquema básico del píxel

En la Figura 2.1 se puede observar la estructura interna del píxel con las conexiones entre las distintas etapas en serie. En la etapa del fotorreceptor se encuentra un diodo sensible a la iluminación que produce una fotocorriente, el resto del bloque sirve de amplificador logarítmico que comprime esa corriente en una tensión de salida. La etapa del seguidor de tensión aísla en corriente las etapas anterior y posterior para que la tensión de salida del fotorreceptor no se vea afectada por operaciones posteriores. El comparador es una etapa de naturaleza digital que devuelve dos posibles valores de tensión (el máximo y el mínimo que corresponden a los carriles de alimentación del píxel) en función de si la entrada supera o no cierto valor umbral (V_{th} en la Figura 2.1). Esta función V_{th} tendrá forma de rampa, y el valor para el cual el comparador conmute corresponderá al valor de tensión que queremos medir asociado al valor de iluminación medido. La última etapa es el Latch, también de carácter

digital y que permite resetear la capacidad donde se guarda la tensión de entrada del comparador cuando se supera la tensión umbral.

Por otro lado, se trabajará, en general, con transistores MOSFET de pequeñas dimensiones (bajos W y L). Como se está tratando con píxeles, interesa que puedan caber el máximo número de ellos posibles en el espacio disponible, pero al mismo también, con el suficiente tamaño para que la corriente a la salida del seguidor de tensión sea lo suficientemente alta como para que la respuesta en la capacidad previa al comparador se cargue lo más rápido posible. En concreto, se tendrá que $W = 6 \mu m$ y $L = 0,5 \mu m$. Además, se operará en inversión débil. Gracias a ello, el consumo será mucho menor que si se operara en inversión fuerte. A cambio habrá mayor desapareamiento que en inversión fuerte.

Para realizar las simulaciones del píxel se hará uso de CADENCE, que es un software de desarrollo de circuitos de semiconductores. En él, se hará primero esquemáticos de los circuitos en cuestión y, mediante el uso de la herramienta ADE L que proporciona el software, se realizará en esos esquemáticos las simulaciones que permitirán mejor comprender su funcionamiento.

2.1. Fotorreceptor logarítmico

2.1.1. Descripción teórica

La intensidad de corriente que podemos obtener del diodo fotorreceptor tiene un rango dinámico muy grande, de al menos unos seis órdenes de magnitud; en particular, el rango de fotocorriente que nace en el diodo suele concentrarse entre los 1 pA y 1 nA . Para poder trabajar con un rango tan grande, nos interesa comprimirlo a una tensión comprendida entre los valores de polarización del circuito con el que vamos a trabajar, $1,8\text{ V}$ y 0 V . El número de transistores dentro del píxel varía de acuerdo con las características del sensor de imágenes.

Los circuitos de lectura a nivel de píxel son clasificados de acuerdo a su modo de operación o trabajo en: modo voltaje, corriente y logarítmico. Estos modos de trabajo tienen diferentes características, ventajas y desventajas entre ellos, que definen la calidad de la imagen, el tiempo de captura, etc.,

Para esta tarea haremos uso de un fotorreceptor logarítmico, que comprime una señal de entrada de corriente I_{ph} (fotocorriente) generada en el diodo y que transcurre por el transistor M1, a una señal de salida en tensión V_{ph} que es la tensión de puerta de ese mismo transistor. La amplificación conviene que sea logarítmica debido al gran rango dinámico de la fotocorriente.

La Figura 1 nos muestra la etapa del fotorreceptor para el caso que tratamos, formado por transistores MOSFET (M1 y M2 son NMOS y M3 es un PMOS). Se puede dividir esta etapa del píxel en dos partes. La primera es el propio diodo más M1, que actúa de amplificador de transresistencia transformando I_{ph} en V_{ph} , las señales de entrada y salida respectivamente. La segunda está formada por los transistores M2 y M3, cuya función es la de poder modificar la ganancia del fotorreceptor.

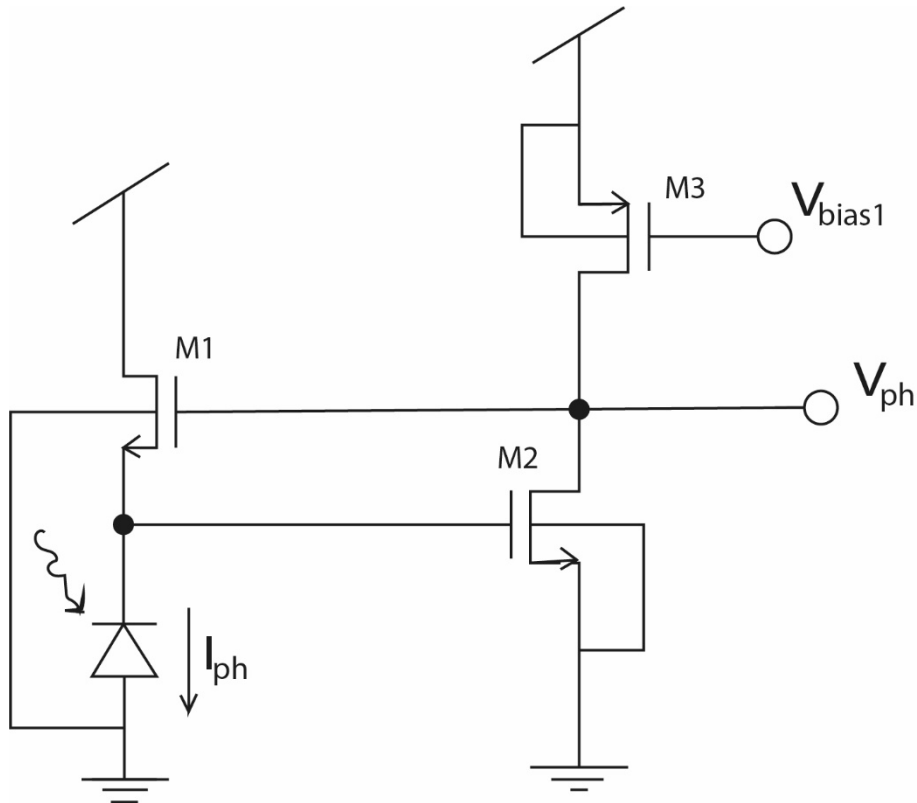


Figura 2.2: Esquemático del Fotorreceptor logarítmico.

Esta estructura trabaja en modo continuo, lo que significa que no requiere de una señal de reset. Esto excluye, por tanto, el ruido de reset que presenta la estructura APS (active pixel sensor), pero tiene ciertas desventajas, por ejemplo, la dependencia significativa a la temperatura y el alto ruido de patrón fijo (ruido fijo característico de algunos píxeles en concreto) que presenta.

V_{bias1} es la tensión de polarización, y por ella, M3 genera corriente para la segunda rama de esta etapa. M2 permite la retroalimentación negativa.

La relación entre las señales de entrada y de salida viene dada por la expresión siguiente:

$$V_{ph} = n^2 \cdot V_{dd} - n \cdot V_{bias1} - U_T \cdot n \cdot \ln\left(\frac{I_{ph}}{I_s}\right) + V_{T0} \quad (2.1)$$

V_{dd} es la tensión de polarización de todo el circuito. I_s es la intensidad de unión del diodo. n es el número acumulado del fotoelectrón.

La rama de retroalimentación negativa (la que nace de la puerta de M2) nos proporciona estabilidad y fortaleza frente al ruido, tiene varias décadas de rango de operación y en él, la ganancia solo depende de las pequeñas variaciones de la fotocorriente. Podemos asumir que esta rama de retroalimentación negativa compensa las variaciones de la señal de entrada, y la ganancia en pequeña señal permanece constante en el rango de operación. Además, la retroalimentación negativa hace al sensor más fuerte frente al ruido y las perturbaciones externas.

2.1.2. Simulación y análisis

El primer objetivo de las simulaciones es comprobar que el rango dinámico se comprime correctamente mediante la expresión logarítmica de la Ecuación 2.1. Para ello, se simula en DC la tensión de salida frente a la fotocorriente. Esta corriente tiene un rango de valores entre $100 \mu A$ y $1 pA$, para conseguir reunir a todo el rango dinámico. Para ver de mejor forma la comprensión del rango, se expresa el eje de la fotocorriente en escala logarítmica. Esta representación se puede observar en la Figura 2.3.

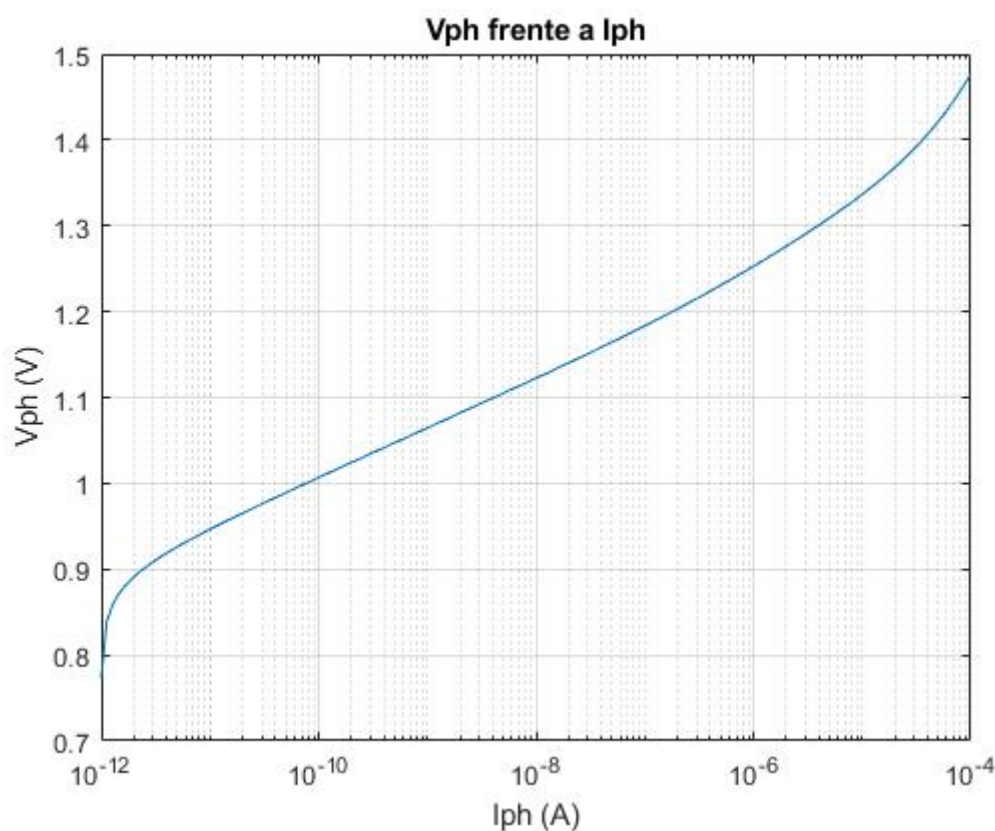


Figura 2.3: Representación gráfica de V_{ph} frente a I_{ph} .

Dado que la escala es semilogarítmica para la corriente, la mayor parte de la gráfica es lineal, que es lo que cabe esperar de la Ecuación 2.1. En concreto esta zona lineal cubre unas 8 décadas de I_{ph} . Ahora bien, el comportamiento es distinto para los valores superiores e inferiores a esta franja. A partir de valores menores a 10 pA , entra en juego la *dark current*. Esta es la corriente inversa en el fotodiodo, con lo que lo contrarresta, y es debida al dopado y a la temperatura. Para valores superiores a $10\text{ }\mu\text{A}$, la corriente es tan alta que M1 ya no opera en inversión débil, y la tensión de salida V_{ph} comienza a saturarse.

Además, también se mide la corriente de alimentación en la rama de salida, cuyo valor es de $213\text{ }\mu\text{A}$ en DC para una fotocorriente de entrada de 1 nA . La corriente de alimentación es de unos 5 órdenes de magnitud por encima de la fotocorriente. Este consumo de alimentación tan alto es necesario para una compresión tan grande como lo es la de tipo logarítmica.

A continuación, se realiza un análisis en AC, para obtener los diagramas de Bode tanto de la magnitud del fotorreceptor como de su fase. Esto se muestra en Figura 2.4 y Figura 2.5.

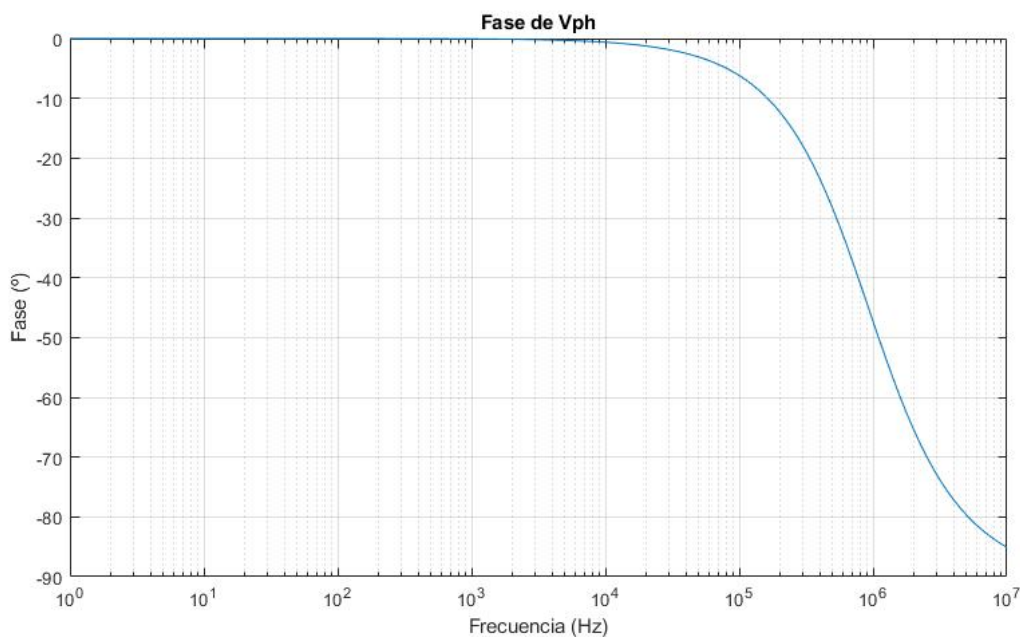


Figura 2.4: Diagrama de Bode de la fase de V_{ph} .

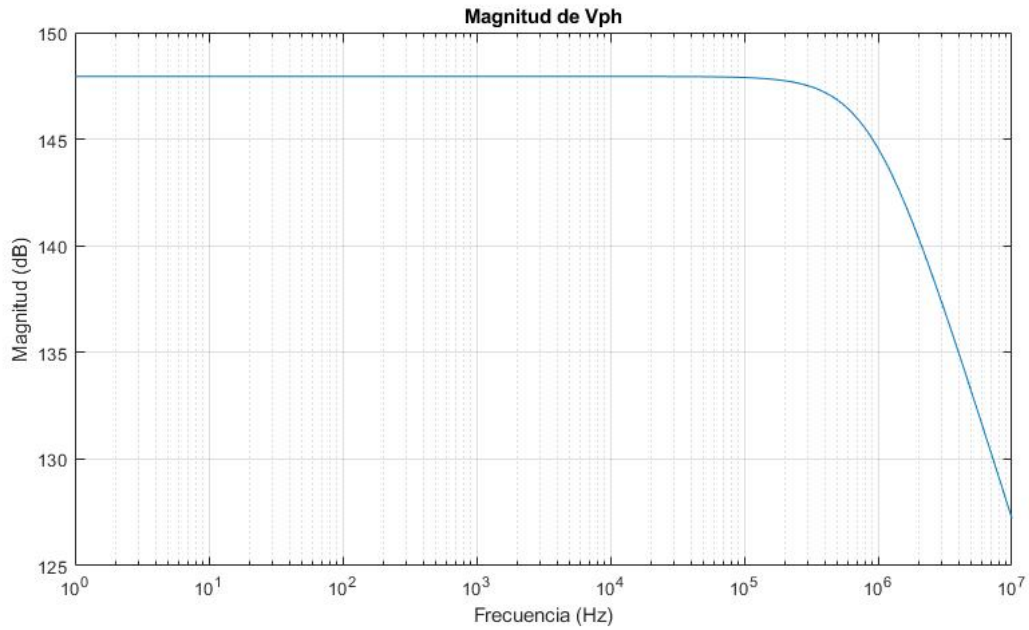


Figura 2.5: Diagrama de Bode de la magnitud de V_{ph} .

En las dos gráficas, se puede observar la existencia de un polo, que a una frecuencia de aproximadamente 30 KHz, la magnitud cae 20 decibelios por década y la fase baja 90° por década. Esto implica que el fotorreceptor logarítmico funciona como un filtro paso de baja al permitir el paso de frecuencias más bajas de 30 KHz y atenuar las más altas, además del desfase de 90° que se produce a esas frecuencias.

2.2. Seguidor de tensión

2.2.1. Descripción teórica

El seguidor de tensión es una etapa del circuito con la función de hacer que la carga de la capacidad y las operaciones de etapas posteriores no afecten al funcionamiento del fotorreceptor logarítmico y, por tanto, al valor de V_{ph} . Esto se consigue copiando su valor al de salida del seguidor de tensión (aunque se verá que no se copia su valor exacto), sin traspaso de corriente desde las ramas del fotorreceptor.

La configuración del seguidor de tensión es la que aparece en la Figura 2.6.

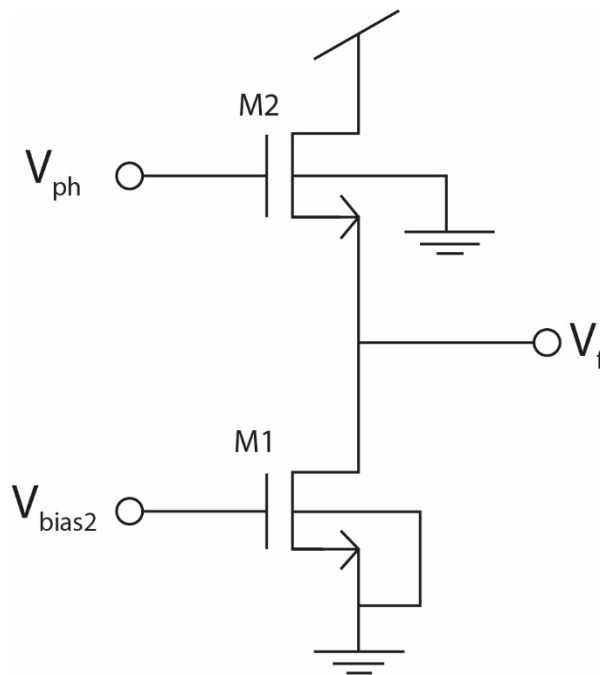


Figura 2.6: Esquemático del seguidor de tensión

V_{ph} es la salida de la anterior etapa (el fotorreceptor logarítmico), y la entrada para esta etapa. M1 es un NMOS que en la práctica funciona como una fuente independiente de corriente, cuya intensidad se controla mediante la tensión de polarización V_{bias2} . M2 es un NMOS que funciona como el driver con la tensión de entrada en su puerta. V_f es la tensión de salida del seguidor.

De igual forma que con el fotorreceptor, es conveniente trabajar en la zona de inversión débil, para reducir el consumo. Como M2, y a través de ella, V_{bias2} controlan la corriente que atraviesa los dos NMOS en serie, regirán la región de operación de ambos transistores.

En el caso de esta etapa, el transistor M2 debe trabajar en región de saturación, es decir, debe cumplir:

$$V_{ds} > V_{gs} - V_T \quad (2.2)$$

Por tanto, la corriente I_{bias2} , que es la que circula por la única rama del seguidor, será casi constante ante las variaciones de V_{ds} del transistor M2 siempre y cuando nos mantengamos en esta región de operación. Gracias a esto, las variaciones en la tensión de entrada serán casi iguales que en la de salida, con el añadido de un offset que depende de la tensión umbral V_{T2} de M2.

Cabe decir que la corriente I_{bias2} con la que trabajaremos deberá estar entre $1 \mu A \sim 10 \mu A$ aproximadamente, para trabajar en saturación.

La corriente I_{bias2} cumple la siguiente relación en el transistor M2:

$$I_{bias2} = \frac{k_{m2}}{2} \cdot (V_{gs2} - V_{T2})^2 \quad (2.3)$$

Donde V_{gs2} es la tensión umbral de M2 y k_m es una constante que depende solamente de las propiedades de diseño del transistor. Ahora bien, como la tensión en la puerta es V_{ph} y la de la fuente es V_f , se puede escribir:

$$I_{bias2} = \frac{k_{m2}}{2} \cdot (V_{ph} - V_f - V_{T2})^2 \quad (2.4)$$

Y reordenando nos queda:

$$V_f = V_{ph} - V_{T2} - \sqrt{2 \cdot \frac{I_{bias2}}{k_{m2}}} \approx V_{ph} - V_{T2} \quad (2.5)$$

La Ecuación 2.5 muestra una relación lineal sencilla entre la entrada y la salida, V_{ph} y V_f . Por tanto, esta etapa tiene como consecuencia el escalamiento de V_{ph} usando la tensión umbral V_{T2} .

Además, también se añade posteriormente al seguidor un condensador para conservar la tensión V_f , que será la tensión de entrada de la siguiente etapa, el comparador. Conviene el uso de este elemento para mantener a su valor aproximado esta tensión, para el correcto funcionamiento de la siguiente etapa, que es de naturaleza digital; a diferencia de las dos primeras, que son analógicas.

2.2.2. Simulación y análisis

En este apartado se ha realizado simulaciones en CADENCE con la motivación de estudiar el comportamiento del seguidor de tensión y comprobar si esta etapa del circuito efectúa bien su cometido.

En primer lugar, se simula en DC la señal de tensión de salida frente a la entrada, es decir, V_f frente a V_{ph} para todos los valores comprendidos en las tensiones de alimentación (0 y 1,8 V). Este resultado se puede ver en la Figura 2.7.

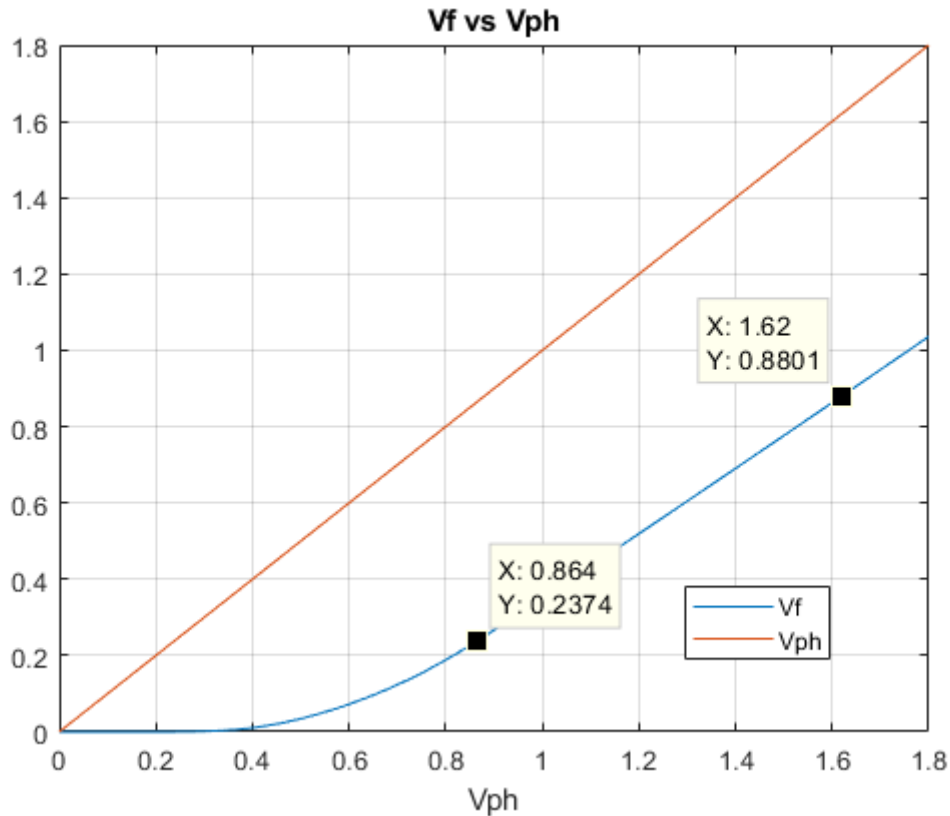


Figura 2.7: Representación gráfica de V_f y V_{ph} frente a V_{ph} .

Se busca que tanto el comportamiento de V_f como el de V_{ph} sean similares. Esto en cambio no se alcanza en algunos aspectos.

Para valores comprendidos entre 0 y 400 mV para V_{ph} , V_f permanece prácticamente con valor 0 V. Esto es debido a que la tensión de puerta de M2, es decir, el valor de V_{ph} es demasiado bajo para permitir que el canal de ese transistor conduzca, a pesar de que M1 y V_{bias2} tengan la función de proporcionar la polarización a esta etapa. Este efecto tiene la consecuencia de producir un offset entre V_{ph} y V_f .

Además, la pendiente de la zona lineal de V_f no es exactamente igual a la de V_{ph} , como debería ser por la Ecuación 2.5. Su valor es de 0,856 aproximadamente. Esta diferencia en las pendientes se debe al efecto substrato, por el que la variación de la diferencia entre las tensiones de fuente (V_f) y substrato (gnd) de M2 produce un cambio en el valor de la tensión umbral V_T , haciéndola aumentar conforme aumenta el valor de la fuente y, por tanto, disminuyendo la pendiente respecto al valor deseado.

Este efecto sustrato produce, por tanto, una ganancia menor que 1 para prácticamente todos los valores de V_{ph} . Dado que el objetivo es copiar la señal de entrada en la salida, lo deseado hubiera sido la ganancia unidad.

A continuación, es interesante observar cómo varía la ganancia en función de la frecuencia con un diagrama de la magnitud. Esto se puede ver en la Figura 2.8. La pendiente en la Figura 2.7 es la ganancia máxima que se puede esperar del seguidor (en DC).

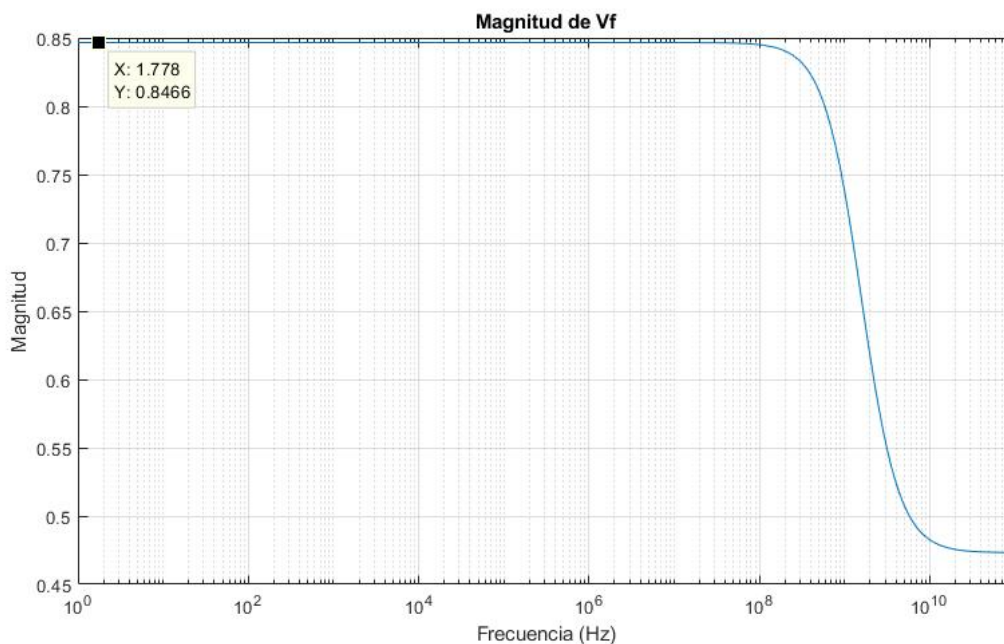


Figura 2.8: Ganancia del seguidor de tensión en función de la frecuencia.

En primer lugar, se puede comprobar que la ganancia a bajas frecuencias es aproximadamente igual al valor de la pendiente de la Figura 2.7 (ganancia en DC), como era de esperar. Se observa además la existencia de un polo dominante a unos 700 MHz , que disminuye la ganancia. Por ello, existe un ancho de banda de unas 8 décadas en donde el seguidor deja pasar las frecuencias más bajas de 700 MHz aproximadamente. De nuevo, al igual que pasaba con la etapa anterior, el seguidor de tensión funciona como un filtro paso de baja atenuando las frecuencias más altas.

2.3. Comparador

2.3.1. Descripción teórica

A partir de esta etapa del píxel entramos en la zona de operación digital. El objetivo del comparador es dar de salida un impulso de tensión cuando la señal de entrada alcanza cierto valor de tensión umbral.

Los comparadores se utilizan ampliamente en muchos circuitos analógicos, sobre todo el comparador de baja potencia.

La operación de un comparador se basa en un circuito de retroalimentación positiva de dos inversores adosados para convertir una pequeña diferencia de voltaje de las entradas a un nivel digital de escala completa en poco tiempo.

En este apartado se abordará la configuración interna del comparador de forma cualitativa, pero sin ahondar demasiado en los detalles de su funcionamiento.

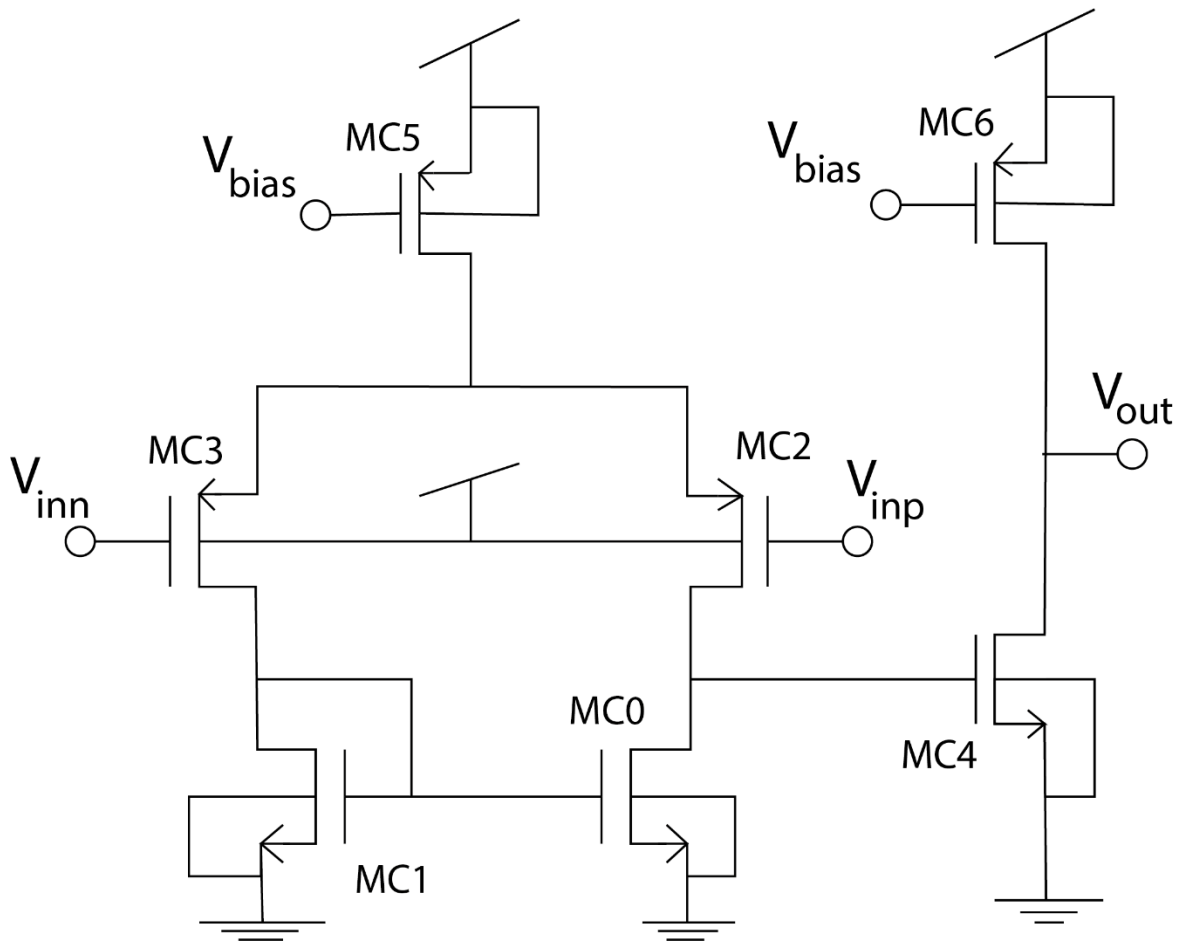


Figura 2.9: Esquemático interno del comparador.

La arquitectura interna del comparador se puede observar en la Figura 2.9. El comparador está constituido por un OTA de dos etapas, la primera es un OTA simple con la entrada en la puerta del PMOS MC5, y la segunda es un amplificador de fuente común con su entrada en el NMOS MC4.

Más en detalle, MC5 y MC6 forman un espejo de corriente PMOS que permite controlar la corriente de polarización mediante V_{bias} . MC3 y MC2 forman un par diferencial en cuyas puertas están las entradas negativa y positiva del comparador V_{inn} y V_{inp} respectivamente. MC1 y MC0 forman otro espejo de corriente NMOS, conectado a la puerta del NMOS MC4.

Dependiendo de cuál de las dos entradas sea mayor, V_{inn} o V_{inp} , la salida será distinta, pero estudiemos que ocurren si ambas son iguales. La corriente que transcurra por los transistores de entrada será la misma, que gracias al espejo de corriente NMOS, se copiará a

la segunda rama con un factor de escala por 2, que es precisamente la corriente de polarización producida por V_{bias} , manteniendo la tensión de salida constante.

En caso de que V_{inp} sea menor que V_{inn} la tensión de salida V_{out} será nula, y cuando sea superior la salida será de 1,8 V. Para que esto último ocurra, la corriente que circula por MC4 debe ser menor que por MC6. La corriente por MC4 es menor cuando su tensión de puerta es baja, y esto ocurre cuando la corriente por MC2 es menor que la que circula por MC0 y, por tanto, la de MC3. Esto se traduce en que la tensión V_{out} será 1,8 V cuando V_{inp} sea mayor que V_{inn} , y valdrá 0 V cuando V_{inp} sea menor que V_{inn} .

Este comparador será representado en los esquemáticos posteriores tal y como aparece en la Figura 2.10. En el caso de nuestro píxel, V_{cap} equivale a V_{inp} , V_{th} a V_{inn} , V_{bias3} a V_{bias} (tensión de polarización que tendrá un valor de 0,6 V) y, por último, V_{out} a V_{comp} . V_{th} es nuestra tensión umbral. Cuando V_{cap} supere a V_{th} , V_{comp} valdrá 1,8 V, mientras que, si es menor o igual, su valor será 0 V.

La tensión de entrada recibe el nombre de V_{cap} debido a que será la caída de tensión entre los terminales de un condensador conectado a la entrada positiva del comparador, que corresponderá a V_f , la salida del seguidor. Con ello se logra el proceso de reseteo de la entrada del comparador que se explicará más adelante.

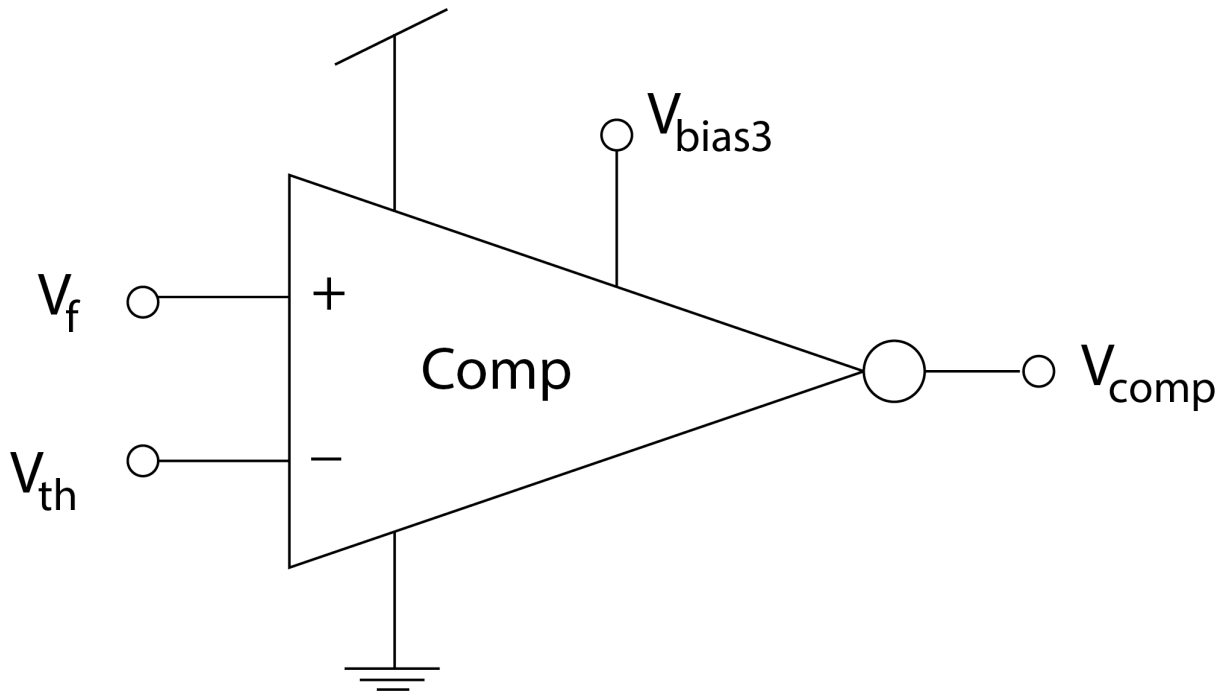


Figura 2.10: Símbolo que representa al comparador.

En definitiva, se obtiene un comparador digital, donde la salida nos vale un 1 lógico cuando la tensión de la entrada positiva supere a la negativa, mientras esto no ocurra, su respuesta (valor de salida) se mantendrá en el 0 lógico.

2.3.2. Simulación y análisis

Como se ha dicho antes, esta parte del píxel es de naturaleza digital. Interesa que el valor de salida V_{comp} pase de los 0 V a 1,8V cuando V_{th} supere a V_{cap} . Para corroborarlo, y tal y como se explicó en la introducción, se hace una simulación en transitorio en la que V_{th} varía como una función rampa, teniendo un V_{cap} de valor constante (que para este caso será de 0,9 V). Esto se puede observar en la Figura 2.11.

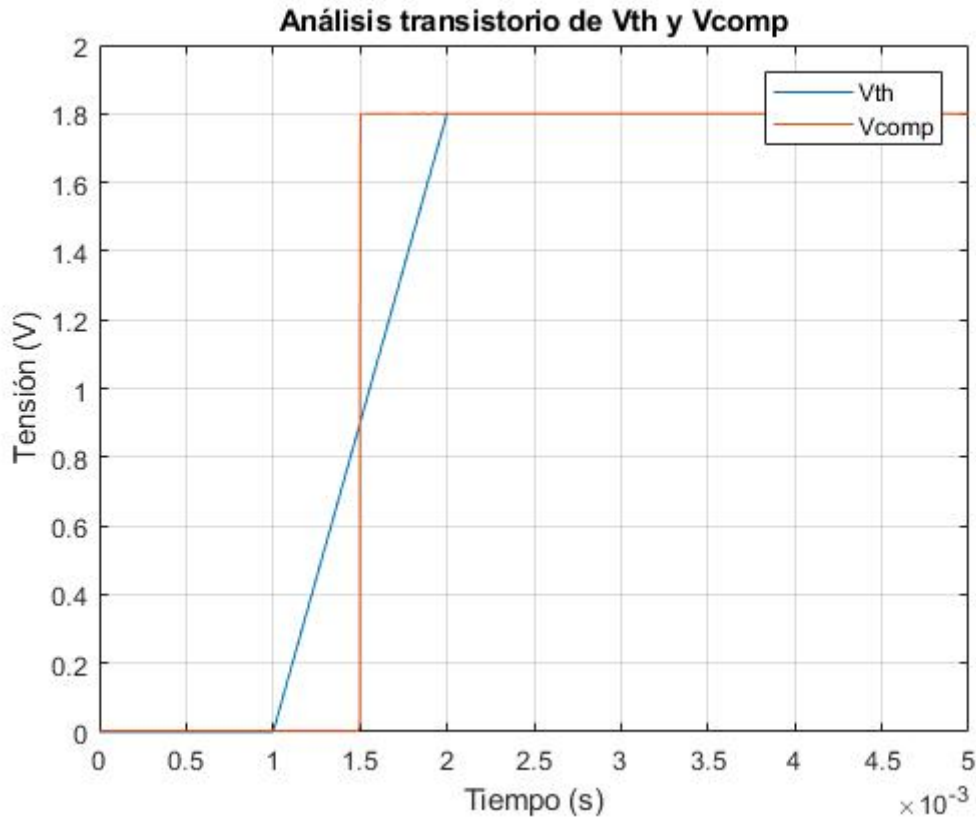


Figura 2.11: Análisis transitorio de V_{comp} y V_{th} , siendo V_{th} una función rampa y $V_{cap} = 0,9 V$.

Se puede observar en la Figura 10 que la tensión de salida sí cambia de valor cuando la tensión umbral alcanza V_{cap} . Además, la respuesta de la tensión de salida (el tiempo que tarda en cambiar entre sus dos valores máximos) es de $10 \mu s$.

De la misma forma se puede observar ese cambio si la función umbral desciende como una función rampa. Ambos sucesos se pueden observar de forma periódica con una señal triangular para V_{th} . Esto se muestra en la Figura 2.12.

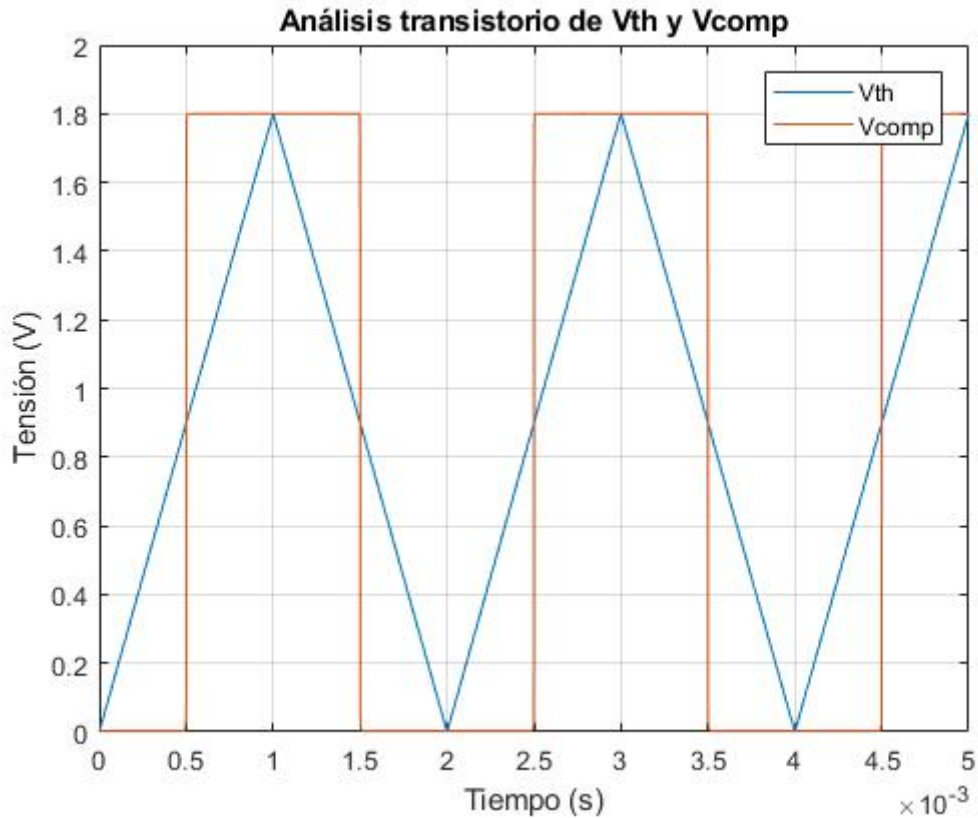


Figura 2.12: Análisis transitorio de V_{comp} y V_{th} , siendo V_{th} una función triangular periódica en el tiempo y $V_{cap} = 0,9 V$.

Cuando V_{th} alcanza el valor de V_{cap} , V_{comp} cambia al valor opuesto al que tenía antes de la conmutación. Por tanto, conseguimos una etapa del circuito que nos da información de cuál es el valor de V_{cap} , al cambiar V_{comp} de valor cuándo V_{cap} y V_{th} coincide, independientemente de cuál de los dos fuese mayor antes de la conmutación.

2.4. Latch

2.4.1. Descripción teórica

El Latch es un componente de circuito digital que consta de dos entradas denominadas $_R$ y $_S$ (reset y set, respectivamente), y dos salidas, $_Q$ y Q (siendo $_Q$ el negativo de Q), tal y como se muestra en la Figura 2.13, que se usará como símbolo para representarlo en los esquemáticos.

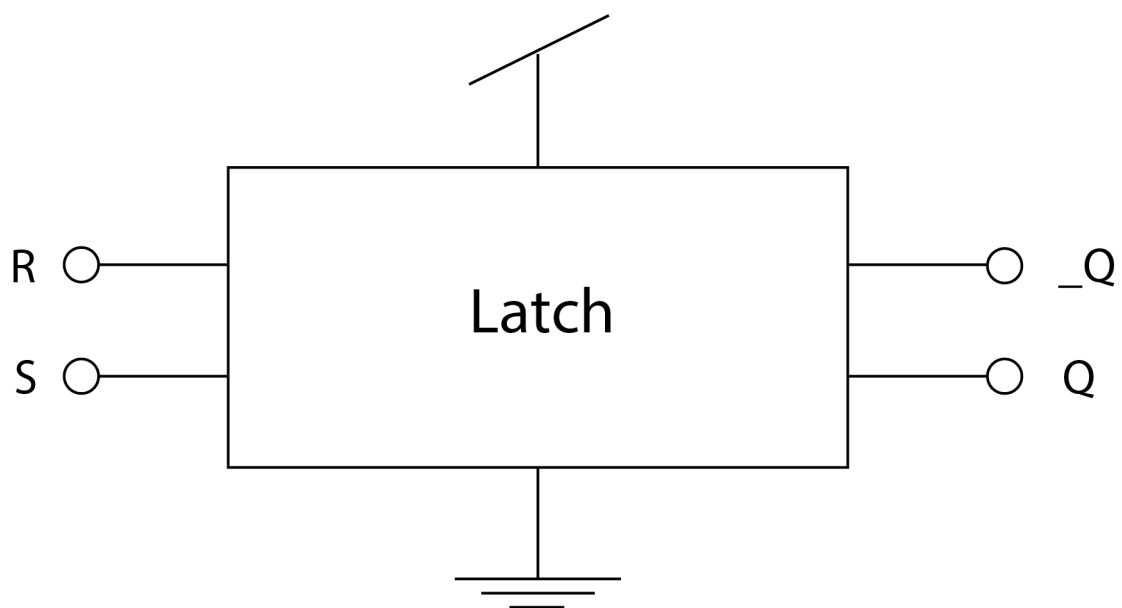


Figura 2.13: Símbolo del Latch en los esquemáticos.

La configuración interna del Latch se muestra en la Figura 2.14. En ella se puede observar dos componentes llamados NAND, combinados mediante interconexión retroalimentada.

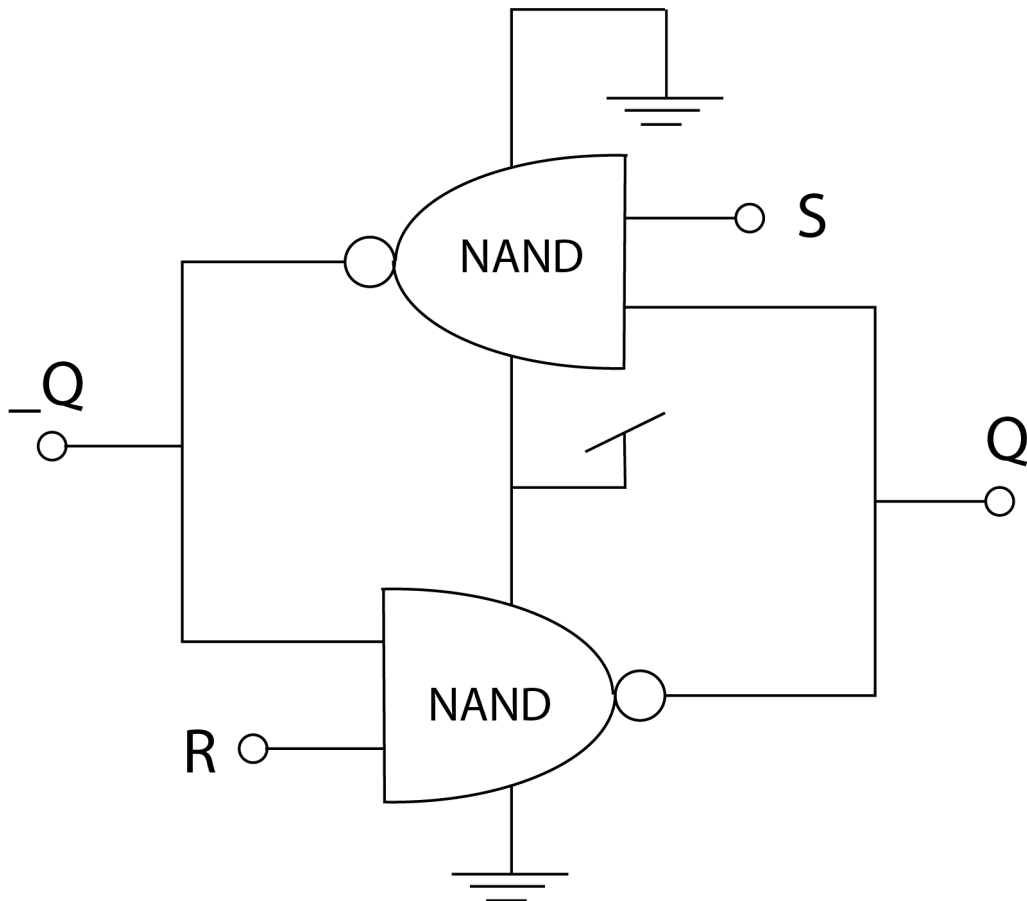


Figura 2.14: Configuración interna del Latch.

La configuración interna de estos componentes NAND de la Figura 2.14 no es objeto de estudio en este trabajo.

2.4.2. Simulación y análisis

Al tener solo dos valores de entrada lógicos posibles en el Latch, se tiene solo 4 salidas disponibles (2^n las combinaciones posibles). A continuación, se encuentra una tabla de verdad, con solo dos posibles valores, positivo 1, y negativo 0; para ver todos los posibles resultados.

Tabla 2.1: Tabla de verdad del Latch

| S | R | Q |
|-----|-----|-----|
| 0 | 0 | 1 |
| 1 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 1 | 1 |

En la Tabla 2.1, no se ha puesto $_Q$, al ser siempre el opuesto de Q , y es innecesario porque no tiene función en este píxel. Ahora bien, siendo el valor de reset 0, Q tendrá siempre el valor opuesto a $_S$. Si R es positivo, Q es positivo independientemente del valor de $_S$.

2.5. Píxel completo

2.5.1. Descripción teórica

En este apartado se estudiará la configuración del píxel completo y su funcionamiento más en detalle, así como las conexiones entre las diferentes etapas vistas en los apartados anteriores. Se puede observar el circuito completo en la Figura 2.15.

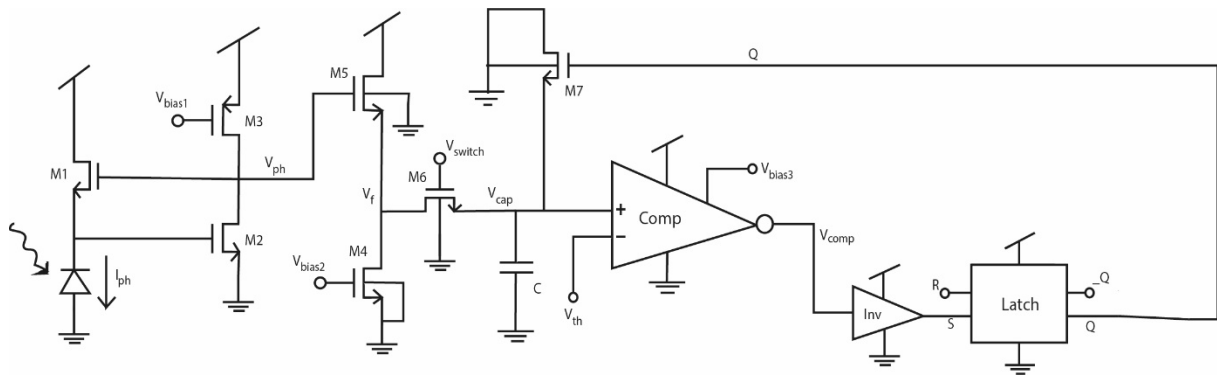


Figura 2.15: Esquemático del píxel completo.

Como se explicó anteriormente, el seguidor de tensión es la etapa posterior al fotorreceptor logarítmico, y lo aísla en términos de corriente del comparador. La salida del seguidor, que no es más que una copia aproximada con offset de la tensión del fotorreceptor a la que se ha comprimido la fotocorriente, es guardada en una capacidad C , conectada al mismo nodo que la entrada V_{inp} del comparador. Esta capacidad es útil ya que funciona como una memoria, que se reseteará cuando la tensión en la capacidad V_{cap} supere a V_{th} .

Pero para hacer el reset, primero es necesario una forma de cortar la conexión entre el seguidor y la capacidad cuando se inicie la rampa de V_{th} y por tanto el proceso de medición de V_{cap} . Para ello se hace uso de un NMOS (M6 en la Figura 2.15), que separa el seguidor y la capacidad a modo de interruptor. La tensión de puerta tendrá idealmente dos posibles valores, el máximo y mínimo de los carriles de alimentación del píxel: $1,8 V$ y $0 V$. En el máximo, los portadores de carga mayoritarios de las zonas de difusión serán atraídas al canal de tal forma que el transistor entrará en inversión fuerte y, por tanto, uniendo los nodos de V_f y V_{cap} , con lo que el interruptor estará cerrado. En el mínimo, los portadores de carga móvil de la difusión

son repelidos por el potencial de puerta, provocando que no haya canal de conducción y el transistor esté en corte, con lo que el interruptor estará abierto. Cuando la capacidad tenga que cargarse con la tensión de salida del seguidor, el interruptor estará cerrado, y cuando comience el proceso de comparación estará en abierto.

Primero, se permite que la capacidad se cargue manteniendo M6 cerrado. Luego, durante el proceso de comparación, cuando V_{th} supera a V_{cap} el comparador cambia su valor de salida al de máximo valor, y el LATCH actúa. Como se explicó en el apartado 2.4, siendo $_R$ nulo, Q tomará distintos valores en función de lo que valga $_S$. Teniendo en cuenta sus valores, interesa introducir un inversor entre la salida del comparador y la entrada $_S$ del LATCH. Esto producirá que cuando el V_{comp} sea positivo (V_{th} supera a V_{cap}), el LATCH haga que el transistor M7 de la Figura 2.15 entre en inversión fuerte ya que su potencial de puerta se volvería $1,8 V$, lo que tendrá como resultado que la capacidad se descargue haciendo idealmente nulo el valor de su tensión y V_{cap} vuelva a tener un valor menor que V_{th} . Entonces el interruptor puede volver a cerrarse para que la capacidad se cargue otra vez y empiece el proceso de nuevo. Todo este proceso teniendo $_R$ valor nulo.

Si se quiere hacer este proceso en varias iteraciones, es necesario que $_R$ conmute a su valor positivo al terminar la rampa de la función V_{th} . Si no se hiciese, la capacidad no podría volver a cargarse porque coincidirían a $0 V$ prácticamente V_{th} y V_{cap} , haciendo que el resultado de la comparación y, por tanto, el estado de M7 sea indeterminado. También puede interesar detener la operación un tiempo determinado para resetear todo el proceso. En este caso, puede hacerse que la capacidad esté descargada independientemente del estado de M6. Para ello, el valor de $_R$ debe ser positivo, haciendo que M7 esté en inversión fuerte independientemente del valor de V_{comp} , y la capacidad, por tanto, siempre descargada.

2.5.2. Simulación y análisis

Para corroborar lo explicado en el apartado 2.5.1, se simula un transitorio de un esquemático del píxel completo. Esto podemos observarlo en la Figura 2.16.

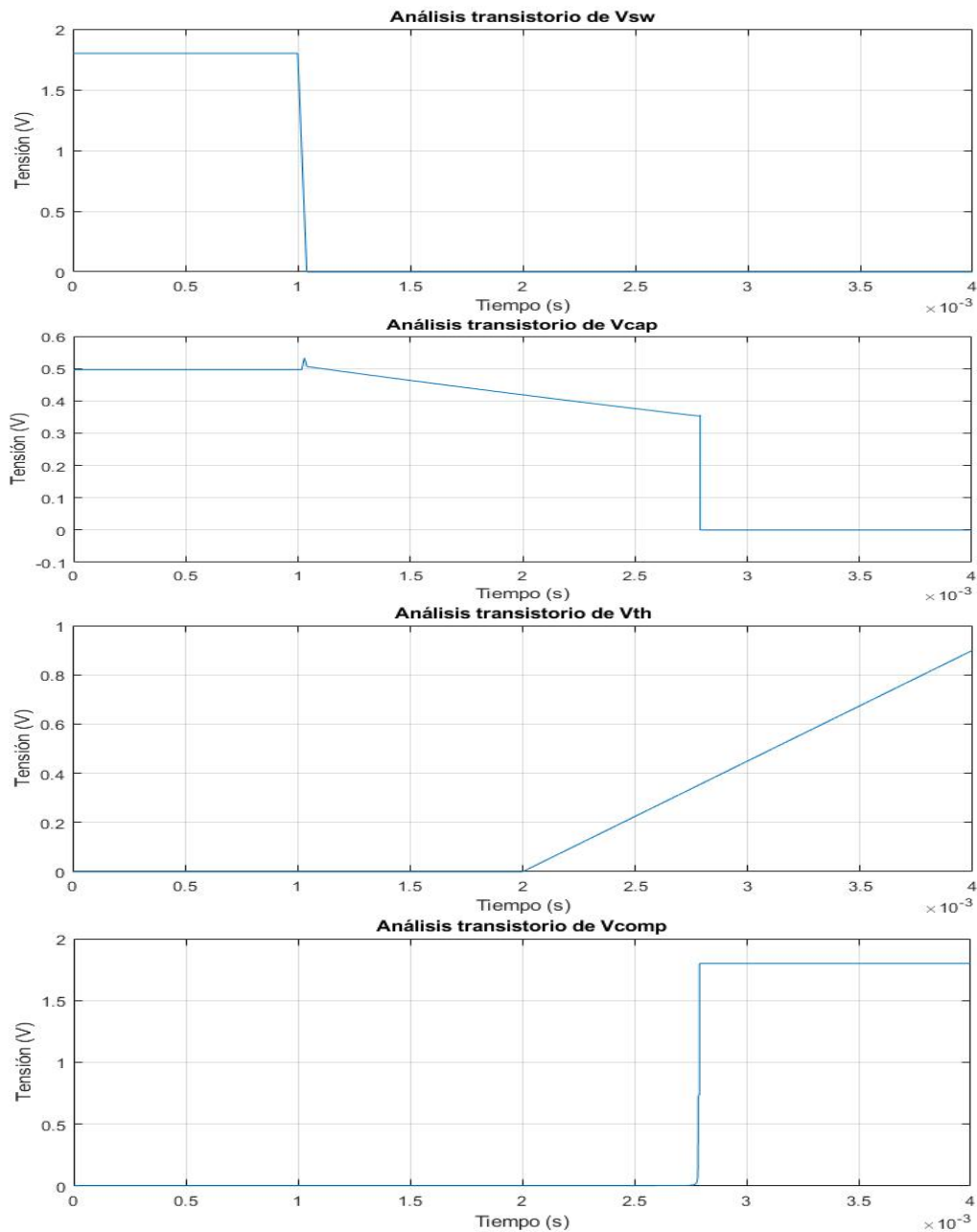


Figura 2.16: Simulación en transitorio del píxel completo. En orden descendente: V_{sw} , V_{cap} , V_{th} y V_{comp} .

Como se puede observar en la Figura 2.16, tras entrar M6 en corte al 1 ms, es decir, cerrarse el interruptor, la capacidad empieza a descargarse y, por tanto, V_{cap} comienza a disminuir su valor. La rampa de la tensión umbral comienza a ascender a los 2 ms, y con ello, cuando alcanza el valor de V_{cap} , V_{comp} alcanza el valor positivo, haciendo que el transistor M7 entre en inversión fuerte por la acción del Latch y V_{cap} se vuelva nulo.

Para comprobar el proceso con varias iteraciones, en la Figura 2.17 aparece una simulación con el mismo proceso de la Figura 2.16, pero con varias repeticiones en el tiempo e introduciendo la función de reset del Latch.

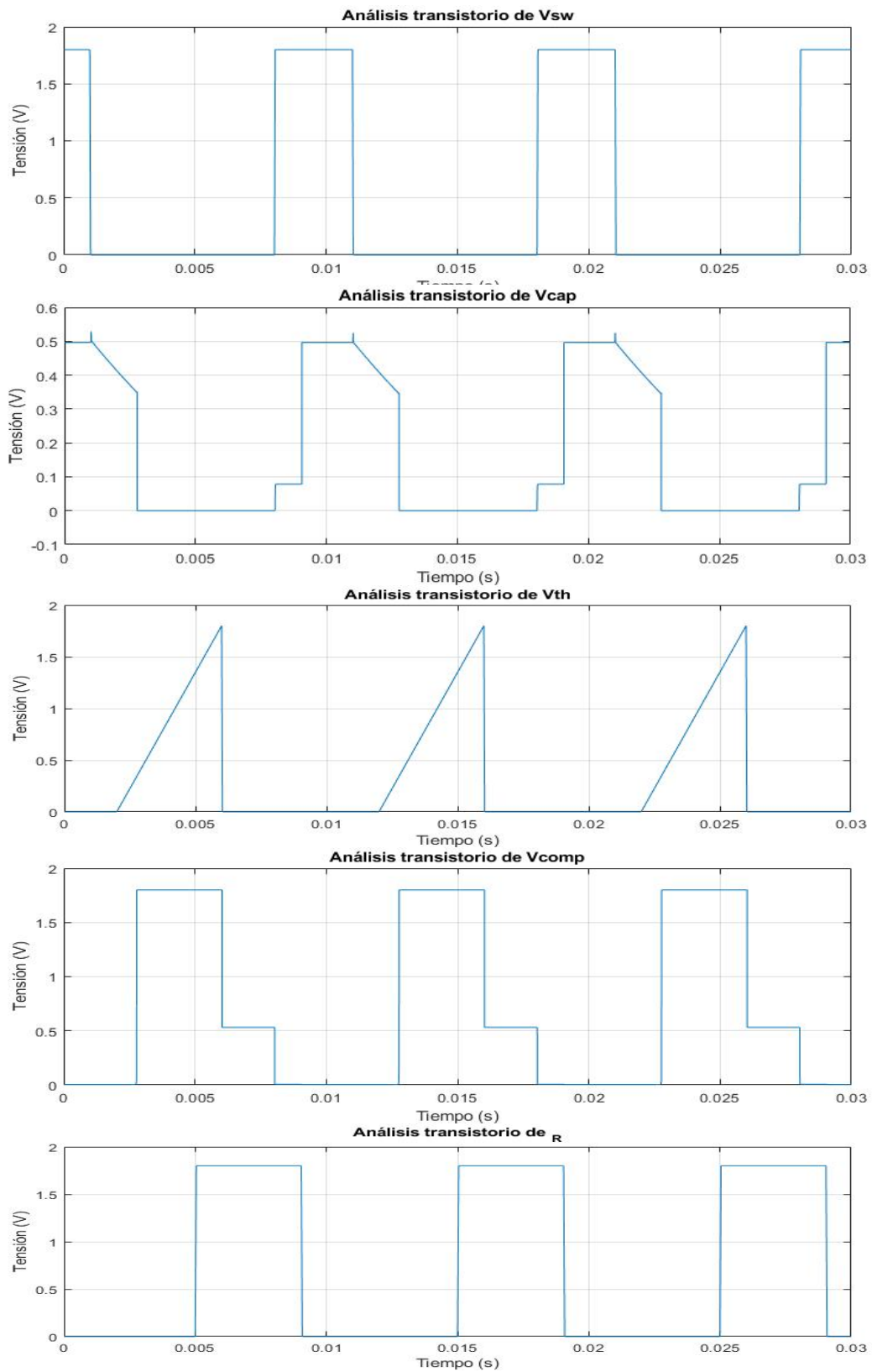


Figura 2.17: Simulación en transitorio con varias iteraciones del píxel completo. En orden descendente: V_{sw} , V_{cap} , V_{th} , V_{comp} y R .

Como se observa en la Figura 2.17, el proceso es el mismo en esencia, salvo que con varias iteraciones. De hecho, cuando V_{sw} vuelve a su valor positivo, se puede apreciar como V_{cap} ya empieza a recargarse de nuevo, aunque levemente, debido a la acción de $_R$ que mantiene la capacidad virtualmente descargada a pesar de que M6 esté en inversión fuerte. Además, V_{comp} mantiene un cierto valor no nulo cercano a cero tras anularse de nuevo V_{th} (tras producirse la rampa); esto es debido al estado indeterminado de la comparación (al valer V_{cap} y V_{th} 0 V ambos). A pesar de ello, $_R$ mantiene M7 en inversión fuerte.

CAPÍTULO 3

CONCLUSIONES

Para finalizar el trabajo, se compila aquí las conclusiones del mismo y posibles líneas futuras.

Con el diseño de píxeles logarítmicos, el control del tiempo de exposición no es necesario, a diferencia de un diseño de píxeles lineales, la señal de píxel puede saturarse y no ser explotable al final de un fotograma si el tiempo de exposición no es el adecuado.

Utilizando la estructura de lectura diferencial se puede obtener una imagen diferenciada cuadro a cuadro sin ningún proceso fuera del chip. Esta función puede ser muy útil en aplicaciones de vigilancia, visión estéreo 3D, etc.

Esta topología es un método innovador para aumentar el rango dinámico, al igual que el circuito multimodo. Pero tiene el inconveniente de un consumo grande. El diseño puede mejorarse para el rango dinámico con un consumo menor.

Se ha llevado a cabo el estudio de la arquitectura y funcionamiento del píxel de alto rango dinámico con respuesta logarítmica, mediante análisis teóricos y también de las simulaciones en CADENCE del propio circuito. Este diseño nos permite comprimir rangos altos de la fotocorriente generada en el sensor en señales de tensión con una relación de tipo logarítmica con la que se puede trabajar en la circuitería posterior, en la que escogerá las señales eléctricas que estén por encima de cierto umbral de forma automática. En general, los resultados son satisfactorios para que el circuito cumpla con su cometido correctamente.

Para trabajo relacionado de líneas futuras, habría que hacer el layout del píxel, o incluso de una matriz de píxeles completa. Además, es necesario hacer la circuitería de lectura y control de los píxeles para su correcto funcionamiento y sus posibles aplicaciones.

Además, se añaden aquí posibles mejoras para el circuito a tener en cuenta. Una vez esté el píxel fabricado, será necesario probarlo para comprobar que funciona de la forma esperada de forma teórica y en las simulaciones, al menos, de forma aproximada. También se

debe estudiar de forma más detenida las dimensiones de los canales de los transistores y del circuito en general para optimizarlo lo mejor posible términos de balance consumo-fidelidad.

BIBLIOGRAFÍA

- [1] B. Hoefflinger, High Dynamic Range, Primera ed., Springer, 2006.
- [2] B. Razavi, Design of Analog CMOS Integrated Circuits, Primera ed., McGraw-Hill, 2001.
- [3] C. P. T. D. P. Lichtsteiner, «An 128x128 120db 15us-latency temporal contrast vision sensor,» *IEEE J. Solid State Circuits*, vol. 43, nº 2, pp. 566-576, 2008.
- [4] J. Leñero, «Photoreceptors in CMOS,» *Neuromorphic Electronics*, pp. 1-7, Course 2001-2012.
- [5] «Latch - Wikipedia, la enciclopedia libre,» [En línea]. Available: <https://es.wikipedia.org/wiki/Latch>.
- [6] E. Roza, Analog to digital conversion via duty-cycle modulation, 11 ed., vol. 44, IEEE Trans. Circuits Syst. II Analog Digit. Signal Process, 1997.
- [7] S. O. Rice, Mathematical analysis of random noise, 3 ed., vol. 23, Bell Syst. Tech J., 1944.
- [8] A. A. K. D. A. C. Alessandro Francesco Banterle, «Advanced High Dynamic Range Imaging: Theory and Practice,» 2011.
- [9] J. M. Isorma, «Simulación visual de la iluminación: Teoría, simulación y análisis de

casos,» Universidad Politécnica de Catalunya, Diciembre 2015. [En línea].